

## Материалы 65-й Международной конференции по твердотельным ИС

*Ключевые слова: искусственный интеллект, машинное обучение, микроэлектроника, мозгоподобные структуры, нейронные сети, производительность, удельная стоимость.*

11–15 февраля 2018 г. в г. Сан-Франциско (шт. Калифорния, США) прошла 65-я Международная конференция по твердотельным ИС (International Solid State Circuit Conference, ISSCC). Это основной международный форум в области твердотельных ИС и «систем-на-кристалле», рассматривающий вопросы создания перспективных приборов и приборных структур, архитектур, новых материалов и т.п. В конференции традиционно участвуют ведущие мировые специалисты в области микроэлектроники.

На ISSCC-2018 были продемонстрированы не только достижения с точки зрения производительности ИС и первые схемы, изготовленные при помощи EUV-литографии. Она стала в своем роде рубежной – четко обозначились теоретические, физические и другие ограничения, которых достигла технология микроэлектроники и которые в конце концов приводят и к экономическим проблемам дальнейшего развития микроэлектрони-

ки на традиционных направлениях. Расширение использования искусственного интеллекта (ИИ), нейронных сетей, машинного обучения при проектировании ИС и конечных систем связаны с поиском аналогов приборных структур, которые могли бы стать драйвером дальнейшего развития микроэлектроники. В этой связи на ISSCC-2018 много внимания было уделено мозгоподобным структурам, в том числе мозгу насекомых.

### ЭКОНОМИЧЕСКИЕ И ТЕХНОЛОГИЧЕСКИЕ АСПЕКТЫ ДАЛЬНЕЙШЕГО МАСШТАБИРОВАНИЯ ИС

Успешные продажи ИС во многом зависят от способности производителей продолжать предлагать потребителям большие производительность и функциональность за те же деньги. Снижение удельной стоимости ИС в пересчете на функцию или эксплуатационные характеристики неизбежно связано с расширением арсенала технологий

и дисциплин, применяемых заводами по обработке пластин, поскольку основные КМОП-процессы достигли своих физических, практических и экономических пределов. Среди многочисленных рычагов, используемых проектировщиками и производителями ИС, можно перечислить: снижение размеров топологических элементов, введение в обо-

рот новых материалов и транзисторных структур, переход к обработке пластин большего диаметра, увеличение производительности оборудования заводов по обработке пластин, повышение уровня автоматизации производства, трехмерная интеграция схмотехники и кристаллов ИС, новейшие методики корпусирования ИС и целостный подход к проектированию конструкций с точки зрения требований конечных систем.

Производители ИС приступили к изготовлению перспективных устройств, таких как высокопроизводительные микропроцессоры, прикладные процессоры с малым энергопотреблением и другие новейшие логические приборы, используя логические процессы поколений 14 и 10 нм (рис. 1). Сейчас процессы, предлагаемые производителями, разнообразны как никогда ранее, что затрудняет их объективное сопоставление. Более того, регулярно стали появляться процессы «с плюсами», т.е. производные версии каждого нового технологического уровня. Они представляют собой как бы «половинный» шаг между двумя

следующими друг за другом поколениями технологического процесса.

В течение более 50 лет полупроводниковая промышленность демонстрировала экспоненциальное улучшение производительности и эксплуатационных характеристик технологии интегральных схем. По мере того как отрасль шаг за шагом преодолевает возникающие перед ней барьеры, они становятся все больше. Уменьшение размеров топологических элементов, увеличение диаметра обрабатываемых пластин и улучшение выхода годных – все это имеет физические и статистические, или, более обобщенно, – экономические пределы. Таким образом, производители ИС вынуждены продолжать «выжимать каждую каплю» производительности из существующих процессов, прежде чем искать новые технологические возможности для решения проблем.

Растущие проблемы проектирования, производства и издержек разделили мир микроэлектроники на тех, кто может «идти дальше в нанометры», и тех, кто не может. В 1999 г. исследо-

	2013	2014	2015	2016	2017	2018	2019
Intel		14nm finFET		14nm+	14nm++ 10nm		10nm+
GlobalFoundries	28nm		14nm finFET		22nm FDSOI	7nm 12nm	12nm FDSOI
Samsung	28nm	20nm	14nm finFET	28nm FDSOI	10nm	8nm	7nm EUV 18nm FDSOI
SMIC			28nm				14nm finFET
TSMC		20nm	16nm+ finFET		10nm	7nm 12nm	7nm+ EUV
UMC		28nm			14nm finFET		

Источник: данные фирм, материалы конференций, IC Insights

Рисунок 1. Маршрутная карта логических процессов и процессов кремниевых заводов (массовое производство)

Примечание: понятия «поколение процесса» и «начало производства» каждая фирма определяет по-своему, зачастую допуская приукрашивание в целях маркетинга, поэтому указанные точки перехода могут служить только очень общими ориентирами.

вательская корпорация IC Insights описала теорию «перевернутой пирамиды», которая утверждает, что полупроводниковая промышленность находится на ранних этапах новой эры, характеризующейся драматическими изменениями и реструктуризацией. Было заявлено, что удерживать свою долю рынка в различных сегментах ИС становится крайне тяжело, а доли, контролируемые ведущими производителями, оставляют слишком мало места для остальных участников рынка. Хотя IC Insights описывала свою теорию с точки зрения контролируемой доли рынка, теперь такие же тенденции наблюдаются с точки

зрения процессов разработки и проектирования ИС, а также возможностей их изготовления. Микроэлектроника как промышленность дошла до такой точки, где разрабатывать передовые технологические процессы и изготавливать новейшие ИС может очень ограниченное число фирм. Это своего рода олигополия как в сфере НИОКР, так и в сфере производства. Неудивительно, что на ISSCC-2018 большинство новостей было связано с разработками крупнейших фирм или аналитическими оценками складывающейся ситуации, в том числе возможного продления действия так называемого закона Мура<sup>1</sup> [1].

### РАБОТЫ INTEL И SAMSUNG В ОБЛАСТИ СОЗУ

Достижения в области памяти, такой как ДОЗУ и СОЗУ, всегда привлекают значительное внимание. Именно на схемах этих типов легче всего отрабатывать новые технологические процессы и инструментальные средства. Не стала исключением и ISSCC-2018. В представленном корпорацией Intel докладе утверждалось, что ее разработка 10-нм СОЗУ поддерживает дальнейшее масштабирование в соответствии с законом Мура. Со своей стороны, специалисты Samsung описали еще более миниатюрные 256-Мбит СОЗУ, изготовленные с использованием 7-нм FinFET-технологии и EUV<sup>2</sup>-литографии (это первое в промышленности использование EUV-литографии для изготовления ИС). При этом выражалась уверенность в пригодности EUV-литографии для серийного производства ИС.

Intel описала однобитовые элементы СОЗУ, изготовленные по 10-нм процессу. Размер однобитовых элементов СОЗУ с высокой плотностью размещения элементов был снижен до 0,0312 мкм<sup>2</sup>, а однобитовых элементов СОЗУ с низким рабочим напряжением – до 0,0367 мкм<sup>2</sup> (см. таблицу). В то же время размер однобитового элемента 256-Мбит СОЗУ Samsung с 6-транзисторной (6Т) организацией составил 0,026 мкм<sup>2</sup>. Кон-

струкция Intel показала масштабирование – по сравнению с предшествующими 14-нм СОЗУ – с кратностью порядка 0,62–0,58 крат, что говорит о сохранении действия закона Мура. Кроме того, площадь однобитовой 10-нм ячейки превышала мельчайшую 7-нм ячейку СОЗУ от Samsung всего на 15%. Также было отмечено, что первый 7-нм однобитовый элемент СОЗУ был описан год назад (на ISSCC-2017) крупнейшим кремниевым заводом Taiwan Semiconductor Manufacturing Co. (TSMC). И наконец, потребляемая мощность 10-нм СОЗУ снижена, по сравнению с 14-нм предшественником, почти на 40%.

В докладе Samsung описываются методы снижения сопротивления разрядной шины на 75% – это одна из крупнейших проблем проектирования. Также изложены методы снижения примерно на 20% разброса параметров при минимальных уровнях напряжения. Отмечается, что EUV-литография обеспечивает большую гибкость проектирования в плане количества используемых межслойных переходных отверстий.

Применение EUV также позволяет в процессе проектирования оптимизировать требования к площади кристалла ИС, одной из составляющих популярного показателя «потребляемая мощность,

## Параметры схем записи–считывания Intel, обеспечивающие снижение потребляемой мощности 10-нм CO3У на 40%

Технологический процесс	2-е поколение 14-нм FinFET КМОП с НКMG	3-е поколение 10-нм FinFET КМОП с НКMG
Размер однобитового элемента CO3У	0,0500 мкм <sup>2</sup> (HDC*) 0,0588 мкм <sup>2</sup> (LVC**)	0,0312 мкм <sup>2</sup> (HDC) 0,0367 мкм <sup>2</sup> (LVC)
Конфигурация субматрицы***	516R × 272C	516R × 272C
Экономичность матрицы	71,7% (HDC) 71,6% (LVC)	71,1% (HDC) 78,4% (LVC)
Плотность расположения битов в матрице	13,7 Мбит/мм <sup>2</sup> (HDC) 11,6 Мбит/мм <sup>2</sup> (LVC)	23,6 Мбит/мм <sup>2</sup> (HDC) 20,4 Мбит/мм <sup>2</sup> (LVC)
Минимальное рабочее напряжение	0,60 В (LVC)	0,60 В (LVC)

Источник: Intel

\* HDC (high-density cell) – однобитовый элемент CO3У с высокой плотностью размещения элементов.

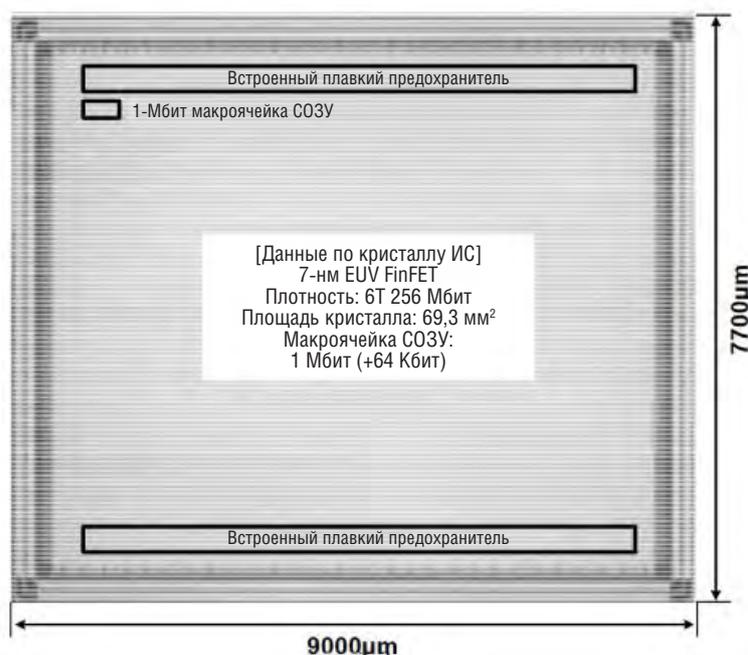
\*\* LVC (low-voltage cell) – однобитовый элемент CO3У с низким рабочим напряжением.

\*\*\* Число резисторов × число конденсаторов.

производительность, площадь» (power, performance and area, PPA). Полностью аттестованная конструкция CO3У, изготовленная Samsung при помощи EUV-литографии, содержала по меньшей мере 4–6 слоев (рис. 2).

По оценкам некоторых экспертов, Samsung сумела превзойти Intel,

и не важно, на сколько процентов по площади ячейки американцы отстают от южных корейцев. Главное отставание – в технологии, не говоря уже об объеме продаж (по итогам 2017 г. Samsung по общему объему продаж полупроводниковых приборов оттеснила Intel на второе место).



Источник: Samsung

Рисунок 2. Полностью аттестованное 256-Мбит CO3У Samsung, изготовленное при помощи EUV-литографии

Другие эксперты сдержанно отметили, что более консервативный подход TSMC и Intel к использованию EUV-литографии, по всей видимости, имеет под собой основания. Они предложили дождаться появления данных о выходе годных при использовании EUV-литографии в массовом производстве – до сих пор с помощью этой технологии было обработано слишком мало пластин.

По наблюдению еще ряда экспертов, корпорация Samsung как поставщик схем памяти более обеспокоена размером СОЗУ, чем Intel, у которой до сих пор основной продукцией являются процессоры архитектуры x86. Потенциальная прибыль от будущих поколений

ИС может оказаться столь высока, что производители будут «спокойно претерпевать» проблемы издержек и технические проблемы, связанные с EUV-литографией.

Со своей стороны, TSMC представила компилятор кэш-памяти первого уровня (L1), реализованный по 7-нм процессу и способный осуществлять передачу данных со скоростью как минимум 4,4 ГГц. Предшествующая 16-нм версия памяти L1 работала с частотой около 3 ГГц. Увеличенная скорость передачи данных особенно полезна для интеграции памяти в быстродействующие центральные процессоры и прикладные процессоры мобильной техники [2].

## ПРОБЛЕМЫ РАЗВИТИЯ ОТКРЫТЫХ АРХИТЕКТУР НАБОРОВ КОМАНД (ISA)

На одной из секций ISSCC-2018 представители Калифорнийского университета в Беркли, корпораций Analog Devices (ADI) и Intel обсуждали проблемы роста производительности процессоров. Отмечалось, что наибольший годовой прирост производительности

наблюдался при переходе от процессоров с полным набором команд к процессорам с сокращенным набором команд. В дальнейшем, после прекращения действия масштабирования Деннарда<sup>3</sup> и закона Мура (рис. 3), разработчикам потребуются инновации в области ар-

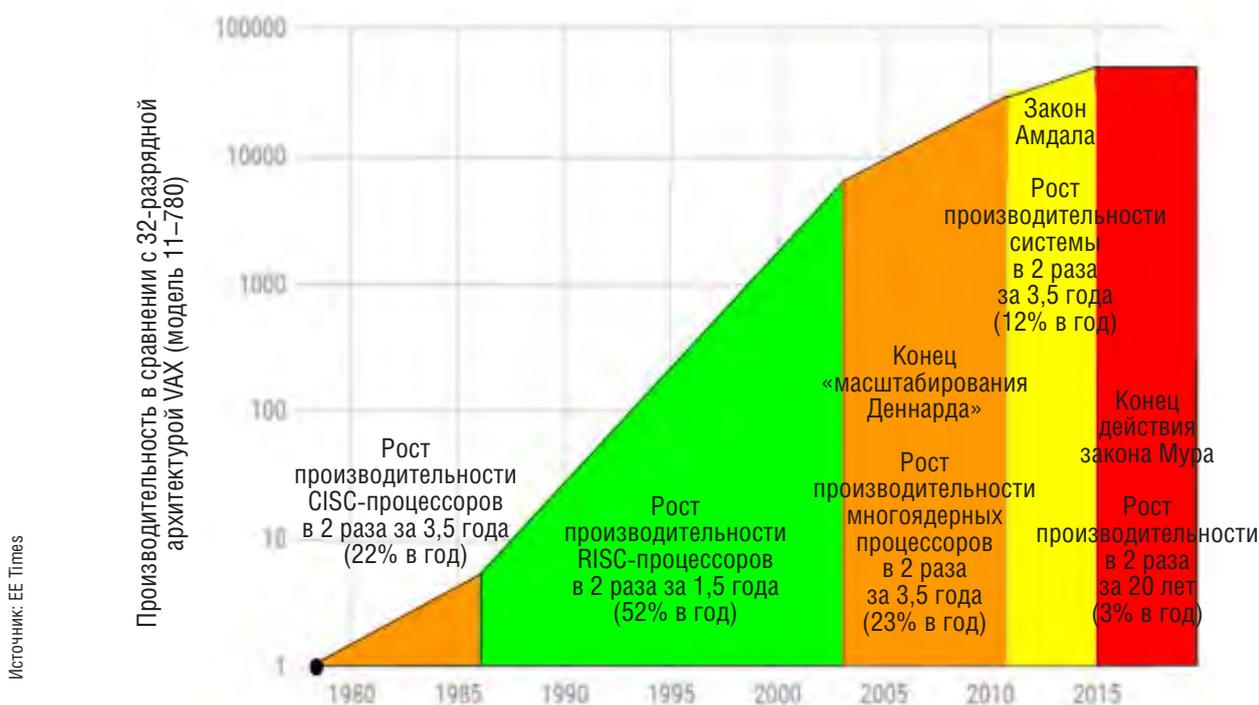


Рисунок 3. Динамика роста производительности процессоров

хитектур наборов команд процессоров, что может привести к «возрождению» в области компьютерных архитектур. Действительно, если оценивать предстоящие 20 лет после окончания действия закона Мура по тестовой программе SpecIntCPU, производительность центральных процессоров Intel лишь удвоится, что означает годовой прирост всего в 3%.

Это подтверждается и т.н. законом Амдала<sup>4</sup>. По всей видимости, помимо многоядерности потребуется развитие открытых архитектур наборов команд (Instruction Set Architecture, ISA), развиваемых с 2010 г. неприбыльной организацией RISC-V Foundation. Представители RISC-V Foundation сообщили, что число членов их организации превысило сотню, и все они поддерживают ISA. Также утверждается, что архитектура RISC-процессоров – лучшая из всех разработанных за последние 50 лет.

К преимуществам ISA относится возможность их использования без лицензии, что выгодно фирмам и академическим организациям, которым требуются небольшие объемы производства. Действительно, лицензия от ARM, например, не позволяет проектировать собственное ядро – можно использовать только конструкции ARM. С точки зрения бизнеса такая практика разумна, но она душит конкуренцию и инновации, лишая многих клиентов права проектировать собственные ISA-совместимые ядра и делиться своими наработками. Разумеется, у ISA есть свои недостатки – разрабатываю-

щие их компании очень малы, соответственно, высок риск их краха.

Участники дискуссии отметили, что уровень разработчиков вычислительных систем растет. Кроме того, при проектировании сегодня начинают активно использовать нейронные сети, что открывает значительные перспективы, а также участилось использование прикладных инноваций на уровне материалов, корпусирования и ПО. Специалисты ADI, в частности, упомянули соразмерные кристаллу ИС pH-датчики, объединяющие такие полупроводниковые процессы, как нанесение гальванических покрытий (гальваностегия), присоединение кристаллов на уровне пластины (технология корпусирования для производства MEMS, NEMS, микро- и оптоэлектроники), формирование микропоточковых каналов.

Производителям ИС приходится также искать новые прикладные области – силовую электронику, например. Сейчас ADI предлагает приборы силовой нагрузки до 100 А – десять лет назад вместо них потребовалось бы 10 модулей, – а также интеллектуальные измерительные приборы, сочетающие в себе средства аналитики и обработки сигналов. Подобные приборы помогают обнаружить кражи электроэнергии, ежегодно наносящие коммунальным службам ущерб примерно в 96 млрд долл., и частично решить эту проблему. Осуществляются инвестиции и в человеческий капитал – химиков, криптографов и даже врачей для более полного понимания перспектив новых рынков и приложений [3].

## ЧЕЛОВЕЧЕСКИЙ МОЗГ КАК АЛЬТЕРНАТИВА СОВРЕМЕННЫМ ВЫЧИСЛИТЕЛЬНЫМ ТЕХНОЛОГИЯМ

Идея использовать человеческий мозг в качестве альтернативы современным вычислительным технологиям не нова. Многие ученые были захвачены этой идеей уже с момента зарождения искусственного интеллекта (ИИ) в середине 1950-х гг. С тех пор исследования в области ИИ пережили множество взлетов

и падений, и пришло время серьезно отнестись к технологиям, в основе которых лежат принципы построения и функционирования человеческого мозга. Одно из ярких выступлений на ISSCC-2018 было озвучено специалистами CEALeti<sup>5</sup>. Они отметили, что без новых вычислительных парадигм и алгоритмов

полупроводниковая промышленность в целом, и в частности изготовители вычислительных средств и ИС для них, «уткнутся в стену», порожденную все более строгими требованиями к потребляемой мощности.

Хотя промышленность развивает платформы ИИ, такие как Myriad 2 фирмы Movidius, EyeQ5 от Mobileye и Xavier корпорации Nvidia (рис. 4), их возможности еще далеки от того, чтобы удовлетворять требования поставщиков конечных приборов, желающих обрабатывать большие объемы аналитики при меньшем энергопотреблении.

В своем выступлении представители SEA-Leti рассмотрели тенденции развития встраиваемых платформ ИИ (рис. 4, 5), сопоставив эффективность вычислений (в млрд операций в секунду (ГОПС) на ватт) на этапе вывода на рынок с производительностью вычислений (в ГОПС) нескольких интеллектуальных ИС. Был отмечен огромный разрыв, который по-прежнему сохраняется между требованиями к интеллектуальным приборам и существующими решениями. Ни один из запущенных в коммерческое производство приборов, появившихся опытных образцов или концептуальных экземпляров, разработанных или испы-

танных в научно-исследовательских учреждениях, не способен удовлетворить требованиям энергопотребления ниже 100 мкВт. Но рано или поздно подобные приборы должны появиться, а их питание необходимо гарантированно обеспечить приборами сбора и преобразования энергии<sup>6</sup> или малыми источниками питания батарейного типа, способными работать многие годы.

Как известно, вес человеческого мозга составляет около 2% веса тела, но при этом он использует 20% метаболизма организма. Быстродействие мозга составляет  $10^{11}$  ГОПС, а энергопотребление – около 20 Вт. На сегодняшний день в мире не существует процессоров, производительность и потребляемая мощность которых могут соответствовать этим показателям. Правда, подобный уровень эффективности развивался у человека на протяжении длительной эволюции, одним из критериев отбора которой естественным образом стала максимизация функциональности мозга, с одной стороны, и минимизация потребляемой энергии – с другой.

Принцип подобной эволюции – это то, что полупроводниковая промышленность может позаимствовать у биологии. Традиционные вычислительные

Источник: SEA-Leti

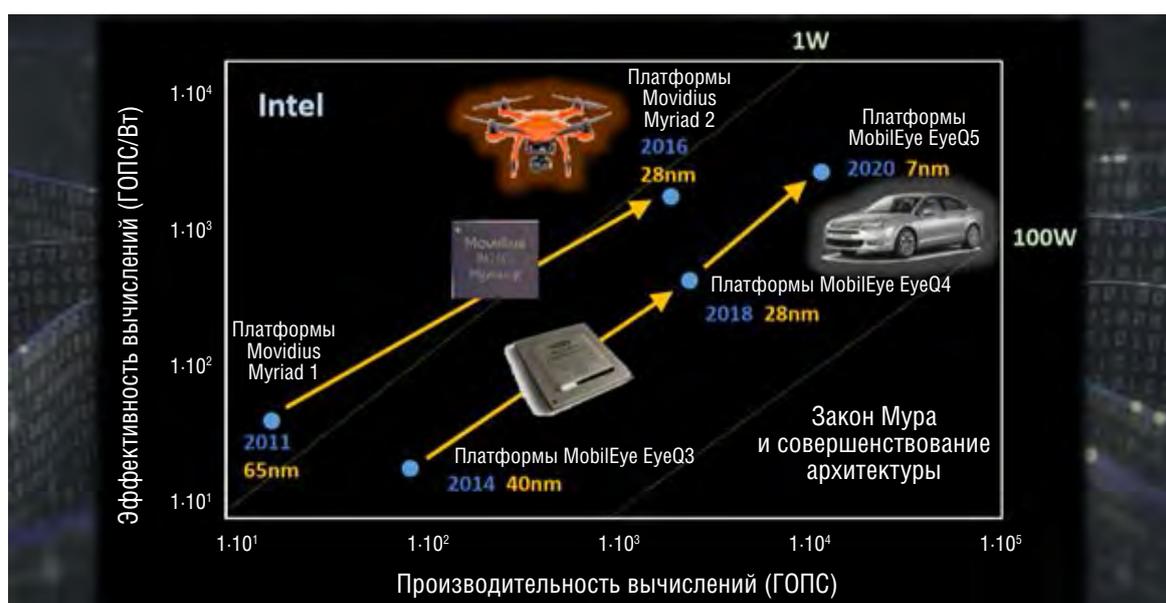
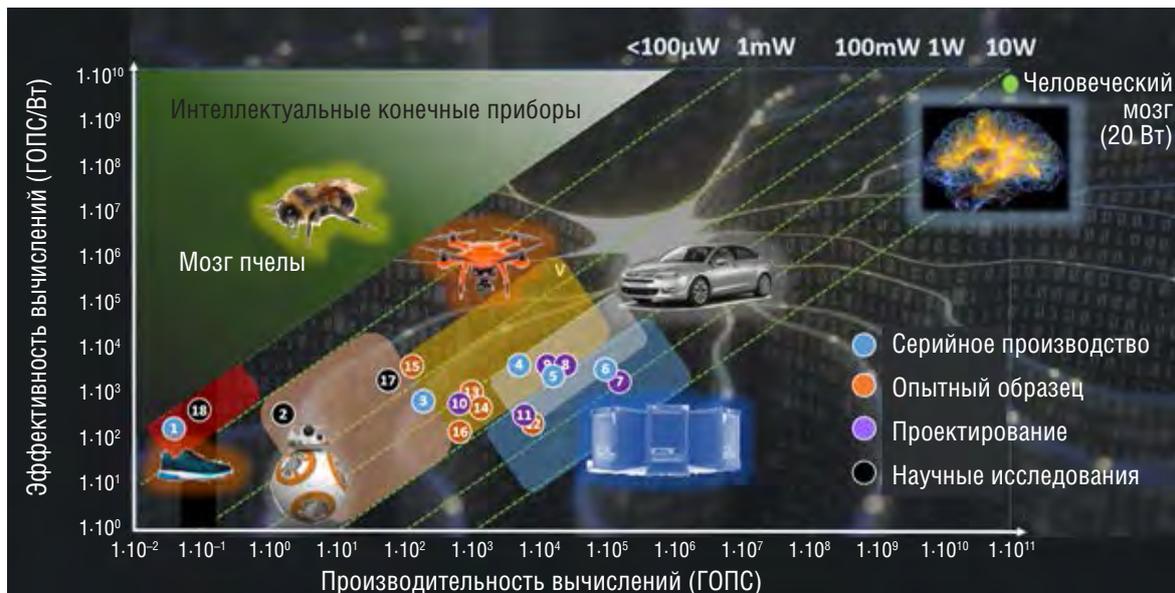


Рисунок 4. Тенденции развития встраиваемых ИИ-платформ



Источник: CEA-Leti

Рисунок 5. Требования к интеллектуальным приборам по производительности и потребляемой мощности

архитектуры борются за то, чтобы соответствовать требованиям к потребляемой мощности, главным образом потому, что им требуется потреблять энергию каждый раз, когда осуществляется связь памяти и процессора. По сравнению с этим мозг экономнее — каждый его синапс является и памятью, и вычислительным средством, объединенным в единой архитектуре. Подобное обеспечивает основу для «не-фон-неймановской» компьютерной архитектуры.

Насущно важными принципами работы для имитирующих мозг систем являются такие элементы, как спиновое кодирование (кодирование пиковыми импульсами) и пластичность, обусловленная временем пикового импульса (STDP<sup>7</sup>). Специалисты CEA-Leti, рассматривая кодирование нейронных состояний в системе, отметили, что в прошлом значение нейрона кодировались с использованием аналоговых и цифровых величин. Однако последние тенденции развития нейроморфных вычислений заключаются в кодировании значений нейронов импульсами, или «пиками» («пичками»). Нейроны не оснащены часами, они событийно-управляемы.

Научное сообщество рассматривает импульсное кодирование и STDP-метод как многообещающие. Если входные–выходные сигналы представлены в виде импульсов (пиков), то умножение между входными сигналами и синаптическими весами сводится к режиму стробирования на уровне синапса. Цель состоит в снижении энергопотребления путем реализации представления сигнала в виде импульса или основанного на событии сигнала, которое используется в асинхронных схемах. Речь, по сути, идет о переходе к импульсным нейронным сетям<sup>8</sup> — третьему, самому последнему на сегодня поколению искусственных нейронных сетей (рис. 6).

При обсуждении конкретных примеров было заявлено, что движимая событиями методика обработки изображений, разработанная корпорацией Chronosam, в принципе относится к новому типу искусственных нейронных сетей. Однако она нацелена в основном на техническое зрение и может быть применена в области искусственной сетчатки. Сегодняшняя цель полупроводниковой промышленности в том, чтобы не ограничиваться подобными приложениями, а внедрять нейроморф-



Источник: CEA-Leti

Рисунок 6. Импульсные нейронные сети

ные принципы во все вычислительные средства.

В качестве хорошего примера нейроморфной КМОП ИС была названа схема TrueNorth корпорации IBM. Другой хороший пример крупномасштабного многоядерного нейроморфного процессора – масштабируемо-обучаемый динамический нейроморфный асинхронный процессор (Dynamic Neuromorphic Asynchronous Processor Scalable-Learning, DynapSEL), реализованный по 28-нм FD-SOI-процессу. Этот прибор был создан в рамках совместного европейского исследовательского процесса по разработке нейронных вычислительных архитектур в перспективных нанотехнологиях монокристаллических 3D-СБИС (NEUral computing aRchitectures in Advanced Monolithic 3D-VLSI nano-technologies, NeuRAM 3).

В TrueNorth нейроны обрабатываются цифровым образом, а в DynapSEL – аналоговым. Однако ни один из них не использует полную мощность нейроморфных систем, так как их память не основана на нейроморфных принципах.

В настоящее время научное сообщество пытается приблизить память к блоку обработки данных, с тем чтобы революционизировать традиционную иерархию

памяти и сделать возможным реализацию «вычислений в памяти». Потенциал нейроморфного аппаратного обеспечения еще полностью не раскрыт. Требуется создать в области нейроморфных вычислений 3D-архитектуру с ультраплотным расположением элементов. Это позволит обеспечить максимальную связанность и реконфигурируемость между нейронами и синапсами.

Известно, что мозг человека содержит 100 млрд нейронов. Интеллект насекомого, такого как медоносная пчела, обеспечивается 950 тыс. нейронов, размещенных в мозге размером в 1 мм<sup>3</sup>. Специалисты CEA-Leti отметили, что мозг пчелы – самый большой среди насекомых, и расположение в нем нейронов уже точно известно. Однако до сих пор мало что известно о нейронах человеческого мозга.

Ученые охотно препарировали мозг пчел из-за их интеллекта. По сути, пчелы обладают превосходными сенсорными системами с большим числом датчиков, позволяющими ориентироваться при прокладке маршрутов в поисках пищи. Кроме того, так как пчелы живут в сообществе, они обладают возможностью общаться, в том числе чтобы узнавать функции друг друга, обучаться и запоминать. Они также способны интегрировать

## МНЕНИЕ ЭКСПЕРТА



Как показывает конференция ISSCC-2018, сегмент полупроводниковых устройств сегодня все так же движется по пути уменьшения топологических размеров для повышения производительности конечных ИС и устройств на их основе. Вполне закономерно, что стоимость разработки и внедрения новых технологий становится «по карману» лишь ограниченному числу компаний, имеющих соответствующую базу и поддержку как со стороны собственных коммерческих служб, так

и со стороны государства. Однако стоит отметить, что в данном случае речь идет в основном об устройствах памяти и высокопроизводительных микропроцессорах, которые хоть и занимают существенную долю рынка, но не ограничивают возможности для других игроков, использующих технологии предыдущих поколений. Несмотря на сохраняющийся общий тренд уменьшения топологических норм, производители тем не менее отмечают, что наибольший прирост производительности наблюдается при переходе на специализированные архитектуры, разработанные под конкретные задачи (например, при переходе от процессоров с полным набором команд к процессорам с сокращенным набором команд), и создании многоядерных систем с использованием более дешевых технологий. Также стоит отметить, что сегодня становятся более востребованы не отдельные компоненты, а готовые системы с различными функциями, уже «упакованные» в миниатюрный корпус. С возможностью использования как новых материалов, так и специализированных архитектур это направление получит дополнительное развитие.

*Александр Кравцов, начальник отдела разработки интегральных схем, главный конструктор RFID-изделий АО «НИИМЭ», лауреат премии Правительства Российской Федерации в области науки и техники*

сенсорные данные по типу сочетания различных датчиков, что обеспечивает принятие сложных решений. Конечно,

мозг пчел мал, но его упрощенная форма дает исследователям хорошие шаблоны для систем ИИ.

## НА КАКОМ УРОВНЕ СЕЙЧАС ИСКУССТВЕННЫЙ ИНТЕЛЛЕКТ?

Десять лет назад никто не мог представить тех прорывных достижений, которые реализуются в современных системах искусственного интеллекта. Однако на фоне эйфории относитель-

но ИИ центр внимания отрасли может слишком быстро сместиться к прикладным применениям, при том что теоретического понимания систем ИИ, наподобие глубокого обучения, по-прежнему

не хватает. Так, в глубоком обучении есть скрытые (как правило, промежуточные) слои, и сложность полученных систем затрудняет определение свойств, в наибольшей степени отвечающих за повышение производительности. Обобщения в процессе обучения, абстрагирование и способности осмысливания остаются чрезвычайно ограниченными по сравнению с общим интеллектом человека.

Глубокое обучение хорошо подходит для классификации, но прогнозирование остается одной из фундаментальных проблем нейронных вычислений. Недавно

в работе «Глубокие нейронные сети легко обмануть: прогнозы высокой степени доверия к нераспознанным изображениям» (Nguyen, A., et al. Deep Neural Networks are Easily Fooled: High Confidence Predictions for Unrecognized Images) было доказано, что нейронные сети могут потерпеть неудачу там, где человек никогда бы ее не потерпел. Соответственно, существует озабоченность, что «обманные изображения» в конечном итоге помешают расширению рынка средств ИИ, подрывая доверие пользователей и порождая серьезные этические вопросы [4].

1. *Integrated Circuit Technology Advances Continue to Amaze. Solid State Technology. Wafer News, February 27, 2018: <http://electroiq.com/blog/2018/02/integrated-circuit-technology-advances-continue-to-amaze/>*
2. Merritt, Rick. *Samsung Tops Intel with EUV SRAM. EE Times, February 14, 2018: [https://www.eetimes.com/document.asp?doc\\_id=1332965](https://www.eetimes.com/document.asp?doc_id=1332965)*
3. Merritt, Rick. *ISSCC Keynotes Call for Creativity. EE Times, February 12, 2018: [https://www.eetimes.com/document.asp?doc\\_id=1332959](https://www.eetimes.com/document.asp?doc_id=1332959)*
4. Yoshida, Junko. *AI's Limits Send Scientists Back to the Brain. EE Times, February 14, 2018 [https://www.eetimes.com/document.asp?doc\\_id=1332966](https://www.eetimes.com/document.asp?doc_id=1332966)*

## Разработка новейшего GaN-транзистора

**Ключевые слова:** металло-диэлектрический полупроводниковый транзистор, изолированный затвор, гистерезис, миниатюризация оборудования, пробивное напряжение.

Японская компания Panasonic Corp. разработала металло-диэлектрический полупроводниковый (MIS) транзистор из нитрида галлия (GaN) с изолированным затвором. По словам представителей компании, таким образом удалось обеспечить способность транзистора к непрерывной стабильной работе без изменения порогового напряжения на затворе, а также увеличить мощность и быстродействие транзистора, уменьшив при этом его габариты.

Ожидается, что в будущем GaN-транзисторы окажутся чрезвычайно практичными при использовании в качестве суперскоростных мощных электроприборов. Тем временем Panasonic исследует возможность применения MIS-структур с целью дальнейшего повышения операционной скорости, так

как обычные GaN-транзисторы типа MIS страдают от гистерезиса<sup>9</sup>, а высокой скорости работы с высоким током и высоким напряжением ранее достичь не удалось.

Компания Panasonic подтвердила первую непрерывную стабильную работу силовых GaN-транзисторов типа MIS