

Общая информация

Контроллер прямого доступа к памяти (DMA) – это устройство для быстрого переноса больших объемов данных между периферийными устройствами (ПУ) и памятью и между областями памяти микроконтроллера. Контроллер подключается как ведомое устройство шины AMBA APB и как ведущее устройство шины AMBA AXI4.

Функциональные особенности

- От 1 до 8 независимо конфигурируемых каналов (количество конфигурируется аппаратно);
- Каждый канал подключается к одному или нескольким ПУ для обслуживания их запросов;
- Возможность программной установки приоритета каналов;
- Независимая настройка размера блока данных для источника и назначения (байт, половина слова, слово);
- Поддержка работы в кольцевом режиме (циклический проход по одним и тем же адресам).
- 3 флага событий: завершена половина передачи DMA, завершена передача DMA, ошибка передачи DMA;
- Поддерживаемые типы передач: из памяти в память, из ПУ в память, из памяти в ПУ, из ПУ в ПУ;
- Программируемый размер транзакции: до 65536 трансферов.

Информация о СФ-блоке	
Тип СФ-блока	Soft IP
Статус	Проверен на ПЛИС-прототипе
Поддерживаемые техпроцессы	Только RTL-код, поддерживается любой техпроцесс
Поддерживаемые интерфейсы	AMBA AXI4 (32 бита) AMBA APB (32 бита)
Результат логического синтеза	
Количество эквивалентных вентилей	10926 (8 каналов) 2916 (1 канал)
Файлы, сопровождающие СФ-блок	
Документация	Спецификация
Файлы проекта	Исходное описание на языке SystemVerilog
Пример проекта	Нет
Тестовый модуль	Нет
Файл ограничений	Нет
Модель	Не требуется
Программное обеспечение, работающее с СФ-блоком	
Моделирование	Любой инструмент для моделирования verilog (например, Cadence Incisive Enterprise Simulator) с поддержкой UVM
Инструмент синтеза	Любой инструмент синтеза для verilog RTL (например, Cadence Genus Synthesis Solution, Cadence Innovus Implementation System)
Стоимость СФ-блока и технической поддержки	
По запросу	