

Общая информация

Часы реального времени являются двоично-десятичным таймером-счетчиком, предназначенным для использования в микроконтроллерах (МК) на базе процессорных ядер ARM и RISC-V. Часы реального времени, помимо функций определения времени дня и календарной даты могут использоваться в качестве блока, функционирующего в режимах ультранизкого энергопотребления (УЭ) МК, используемого для вывода системы из режима УЭ в запрограммированный момент времени.

Функциональные особенности

- два домена тактовых сигналов (системный и низкочастотный);
- поддержка перехода на летнее/зимнее время;
- 2 программируемых будильника;
- Автоматическое пробуждение в заданное время и дату;
- Схема цифровой калибровки с точностью до 0,95 ppm;
- Использование опорного тактового сигнала для повышения точности;
- Синхронизация с другими часами путем сдвига на доли секунды;
- Сохранение временной отметки при поступлении внешних воздействий;
- Обнаружение несанкционированного доступа (НД) при нахождении в режиме УЭ;
- Регистры для хранения данных, необходимых после пробуждения из режима УЭ;
- Запросы прерывания при срабатывании будильников, пробуждении, детекции событий НД, сохранении временной отметки.

Информация о СФ-блоке

Тип СФ-блока	Soft IP
Статус	Выполнена функциональная верификация блока
Поддерживаемые техпроцессы	Только RTL-код, поддерживается любой техпроцесс
Поддерживаемые интерфейсы	AMBA APB
Результат логического синтеза	
Количество эквивалентных вентилях	9421
Файлы, сопровождающие СФ-блок	
Документация	Спецификация
Файлы проекта	Исходное описание на языке SystemVerilog
Пример проекта	Нет
Тестовый модуль	Нет
Файл ограничений	Нет
Модель	Не требуется
Программное обеспечение, работающее с СФ-блоком	
Моделирование	Любой инструмент для моделирования verilog (например, Cadence Incisive Enterprise Simulator) с поддержкой UVM
Инструмент синтеза	Любой инструмент синтеза для verilog RTL (например, Cadence Genus Synthesis Solution, Cadence Innovus Implementation System)
Стоимость СФ-блока и технической поддержки	
По запросу	