

Общая информация

Синтезатор частот (ФАПЧ) с целочисленным коэффициентом деления питается от источника с напряжением 3.3 В. Выход КМОП или LVDS. Частота до 200 МГц с шагом 1 МГц. Встроенная схема раскачки кварцевого резонатора с частотой 1-30 МГц.

Функциональные особенности

- Источник питания 3.0-3.6 В
- Технология HCMOS8D_6M_3.3V_M (6 слоев металлизации, питания 1.8 В и 3.3 В, МИМ-конденсатор)
- Кварцевый резонатор 1-30 МГц
- Выходная частота < 200 МГц
- Шаг сетки частот 1 МГц
- Выход КМОП или LVDS
- Ток потребления
 - режим ожидания < 10 мА
 - режим работы < 15 мА
- Температурный диапазон -60°C - 85°C
- Размеры 1.2 мм x 1.0 мм

Информация о СФ-блоке	
Тип СФ-блока	Hard IP
Статус	Проверен в кремнии
Поддерживаемые техпроцессы	HCMOS8D_6M_3.3V_M* *возможно использование для специальных применений
Поддерживаемые интерфейсы	КМОП и LVDS на выходе, параллельный для задания настроек
Размеры	
X;Y	1.2 мм; 1.0 мм
Файлы, сопровождающие СФ-блок	
Документация	Спецификация
Файлы проекта	gds, lef, cdl, drc.summary, lvs.report
Пример проекта	Нет
Тестовый модуль	Нет
Файл ограничений	Нет
Модель	Нет
Стоимость СФ-блока и технической поддержки	
По запросу	