

Общая информация

Мост APB-slave-SPI – это устройство, которое обеспечивает связь между интерфейсом SPI и шиной AMBA APB. Мост работает как ведомое/ведущее устройство для интерфейса SPI и как ведомое устройство на шине APB и может, например, использоваться в СнК с ЦПУ архитектур ARM или RISC-V.

Функциональные особенности

- Передача данных в режиме «полный дуплекс» по 3 или 4 проводникам;
- Работа в режиме SPI master и SPI slave;
- Передача в режиме «СЗБ первый» или «МЗБ первый»;
- Поддержка 7 различных скоростей передачи данных в режиме master;
- Запрос прерывания по событиям «конец передачи», «конец приема»;
- Настройка фазы и полярности тактового сигнала.

Информация о СФ-блоке	
Тип СФ-блока	Soft IP
Статус	Проверен на ПЛИС-прототипе
Поддерживаемые техпроцессы	Только RTL-код, поддерживается любой техпроцесс
Поддерживаемые интерфейсы	AMBA APB (32 бита), SPI
Результат логического синтеза	
Количество эквивалентных вентилей	598
Файлы, сопровождающие СФ-блок	
Документация	Спецификация
Файлы проекта	Исходное описание на языке Verilog
Пример проекта	Нет
Тестовый модуль	Да
Файл ограничений	Нет
Модель	Не требуется
Программное обеспечение, работающее с СФ-блоком	
Моделирование	Любой инструмент для моделирования verilog (например, Cadence Incisive Enterprise Simulator) с поддержкой UVM
Инструмент синтеза	Любой инструмент синтеза для verilog RTL (например, Cadence Genus Synthesis Solution, Cadence Innovus Implementation System)
Стоимость СФ-блока и технической поддержки	
По запросу	

