**УТВЕРЖДАЮ**

1-й зам. генерального директора

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_Шелепин Н.А.

**Техническое задание**

на закупку комплекта отладочной платы компании Xilinx для ОРИС

|  |  |  |  |
| --- | --- | --- | --- |
| **Тип оборудования** | **Основные характеристики** | **Кол-во** | **Обязательные требования** |
| Xilinx Virtex UltraScale+ FPGA VCU118 Evaluation Kit EK-U1-VCU118-G | Набор оптимизирован для быстрого макетирования проектов использующих семейство ПЛИС Virtex UltraScale и подходит для прототипирования систем, начиная от систем высокоскоростной 1+Тб/с передачи данных, заканчивая радарами и системами раннего обнаружения.Ключевые особенности комплекта отладочной платы:Основой платы является ПЛИС VXCU9P-L2FLGA2104E, которая включает в себя:75.9 Мб памяти BlockRAM;270.0 Мб памяти UltraRAM;832 внешних вывода (Single-Ended);52 высокоскоростных приемопередатчика GTY 32.75 Гб/с;2586K логических ячеек;На плате установлена память:2x4 Гб памяти DDR4;4 Гб памяти RLDRAM3;Плата поддерживает высокоскоростные интерфейсы:10/100/1000 Ethernet (интерфейс RGMII);PCIe Gen3x16;Samtec FireFly 4x28 Гб/с2 разъема QSFP28;Плата поддерживает стандарты для мезонинных модулей:VITA 57.4 FMC+ Interface;VITA 57.1 FMC Interface. | 1 |  |

Начальник ОРИС \_\_\_\_\_\_\_\_\_\_\_\_\_\_ Нуйкин А.В.

СОГЛАСОВАНО:

Главный конструктор-зам. генерального директора \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Кравцов А.С.